

## SUBSTRATE FOR RECORDING HEAD, RECORDING HEAD AND RECORDER

**Publication number:** JP2002370348

**Publication date:** 2002-12-24

**Inventor:** FURUKAWA TATSUO; HIRAYAMA NOBUYUKI; IMANAKA YOSHIYUKI

**Applicant:** CANON KK

**Classification:**

- **international:** B41J2/01; B41J2/05; H03K19/0185; B41J2/01; B41J2/05; H03K19/0185; (IPC1-7): B41J2/01; H03K19/0185

- **European:** B41J2/05D

**Application number:** JP20010182525 20010615

**Priority number(s):** JP20010182525 20010615

**Also published as:**

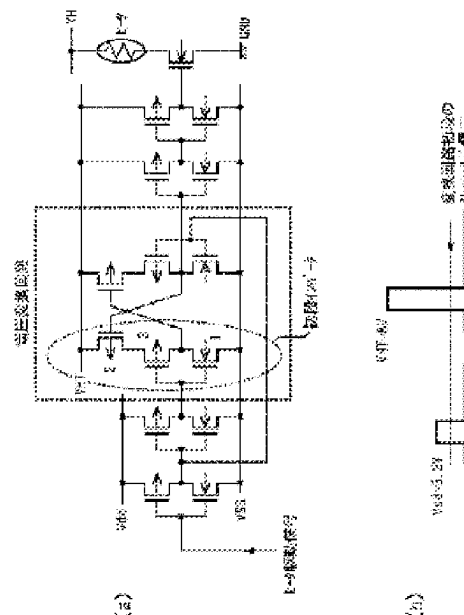
EP1266758 (A2)  
US6712437 (B2)  
US2002191037 (A1)  
EP1266758 (A3)  
EP1266758 (B1)

more >>

[Report a data error here](#)

Abstract of **JP2002370348**

**PROBLEM TO BE SOLVED:** To invert the threshold voltage of an inverter at the initial stage of a voltage conversion circuit sufficiently even when the logic signal voltage is 3.3 V or less. **SOLUTION:** The width ratio of an NMOS 1 and PMOS 2, 3 constituting the initial stage inverter of a voltage conversion circuit is set such that the threshold voltage of the initial stage converter can be inverted at a voltage not higher than one half of the power supply voltage VHT of the voltage conversion circuit and not higher than the power supply voltage Vd of the logic circuit.



(51)Int.Cl. <sup>7</sup>	識別記号	F I	ターミナル*（参考）
B 4 1 J 2/01		B 4 1 J 3/04	1 0 1 Z 2 C 0 5 6
H 0 3 K 19/0185		H 0 3 K 19/00	1 0 1 D 5 J 0 5 6

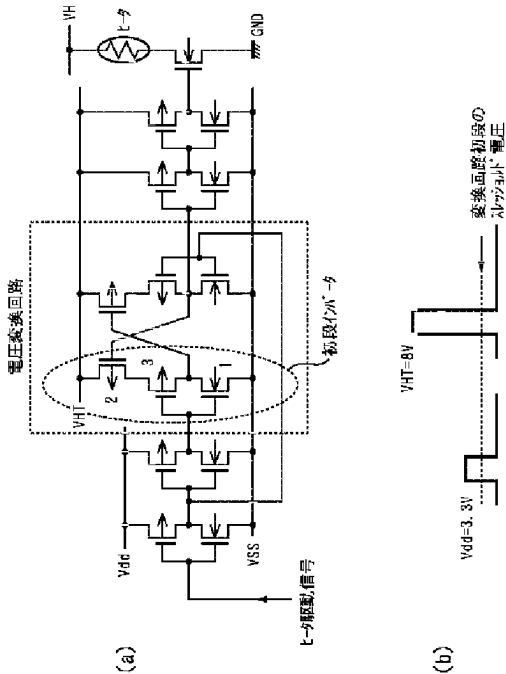
審査請求 未請求 請求項の数15 O L （全 9 頁）

(21)出願番号	特願2001－182525(P2001－182525)	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成13年6月15日(2001. 6. 15)	(72)発明者	古川 達生 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	平山 信之 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	100076428 弁理士 大塚 康徳 （外3名）

最終頁に続く

(54)【発明の名称】 記録ヘッド用基板、記録ヘッド並びに記録装置

(57)【要約】  
【課題】ロジック信号電圧が3.3V以下になった場合でも、電圧変換回路の初段のインバータのスレッシュOLD電圧を十分反転できるようにする。  
【解決手段】電圧変換回路の初段インバータを構成するNMOS1とPMOS2、3の幅比を、初段インバータのスレッシュOLD電圧が電圧変換回路の電源電圧VHTの1／2以下で、且つロジック回路の電源電圧V d d以下で反転可能な電圧になるように設定する。



【特許請求の範囲】

【請求項1】 記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッド用基板において、前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定されていることを特徴とする記録ヘッド用基板。

【請求項2】 前記初段のインバータはPMOSTランジスタ及びNMOSTランジスタで構成され、当該各トランジスタのゲート幅の比を、当該インバータのスレッシュホールド電圧が前記電圧変換回路の電源電圧の $1/2$ 以下で且つ前記ロジック回路の電源電圧以下で反転可能な電圧になるように設定したことを特徴とする請求項1に記載の記録ヘッド用基板。

【請求項3】 前記ロジック回路の電源電圧は3.3V以下であることを特徴とする請求項1又は2に記載の記録ヘッド用基板。

【請求項4】 前記記録ヘッドは、インクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項1乃至3のいずれか1項に記載の記録ヘッド用基板。

【請求項5】 前記記録ヘッドは、熱エネルギーを利用してインクを吐出する記録ヘッドであって、インクに与える熱エネルギーを発生するための熱エネルギー変換体を備えていることを特徴とする請求項1乃至4のいずれか1項に記載の記録ヘッド用基板。

【請求項6】 記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッドにおいて、前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定されていることを特徴とする記録ヘッド。

【請求項7】 前記初段のインバータはPMOSTランジスタ及びNMOSTランジスタで構成され、当該各トランジスタのゲート幅の比を、当該インバータのスレッシュホールド電圧が前記電圧変換回路の電源電圧の $1/2$ 以下で且つ前記ロジック回路の電源電圧以下で反転可能な電圧になるように設定したことを特徴とする請求項6に記載の記録ヘッド。

【請求項8】 前記ロジック回路の電源電圧は3.3V

以下であることを特徴とする請求項6又は7に記載の記録ヘッド。

【請求項9】 前記記録ヘッドは、前記記録素子を用いてインクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項6乃至8のいずれか1項に記載の記録ヘッド。

【請求項10】 前記記録素子は、インクを吐出するために必要な熱エネルギーを発生する電気熱変換素子であることを特徴とする請求項9に記載の記録ヘッド。

【請求項11】 記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッドを搭載し、当該記録ヘッドにロジック信号を転送しつつ画像データを記録媒体に記録する記録装置において、

前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定されていることを特徴とする記録装置。

【請求項12】 前記初段のインバータはPMOSTランジスタ及びNMOSTランジスタで構成され、当該各トランジスタのゲート幅の比を、当該インバータのスレッシュホールド電圧が前記電圧変換回路の電源電圧の $1/2$ 以下で且つ前記ロジック回路の電源電圧以下で反転可能な電圧になるように設定したことを特徴とする請求項11に記載の記録装置。

【請求項13】 前記ロジック回路の電源電圧は3.3V以下であることを特徴とする請求項11又は12に記載の記録装置。

【請求項14】 前記記録ヘッドは、前記記録素子を用いてインクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項11乃至13のいずれか1項に記載の記録装置。

【請求項15】 前記記録素子は、インクを吐出するために必要な熱エネルギーを発生する電気熱変換素子であることを特徴とする請求項14に記載の記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、インクジェット方式の記録ヘッド用基板、記録ヘッド並びに記録装置に関する。

【0002】

【従来の技術】従来のインクジェット方式に従う記録装置に搭載される記録ヘッドの電気熱変換素子（ヒータ）とその駆動回路は、例えば、特開平5-185594号公報に示されるように、半導体プロセス技術を用いて同一基板上に形成されている。

【0003】そして、従来の記録ヘッド用基板には、

インクを吐出するノズルのまわりにヒータ及びヒータ駆動回路が一体的に形成されており、その基板レイアウトの一例を図6に示す。

【0004】図7は、ヒータ及びドライバトランジスタがアレイ状に配置されている部分の1セグメントに対する具体的な等価回路を例示している。

【0005】図7(a)に示すように、ヒータ駆動信号はロジック回路の電源電圧の振幅を持っているが、これを電圧変換回路にて昇圧してドライバトランジスタのゲートに印加してヒータを駆動する。この昇圧は、ドライバトランジスタのゲートを高い電圧で駆動することでON抵抗を下げられるために行なっている。

【0006】図7(b)を参照して詳細に述べると、一般的なロジック回路の電源電圧V<sub>dd</sub>は5Vであり、電圧変換回路にて昇圧された電圧、即ちドライバトランジスタのゲートに印加するゲート電圧V<sub>HT</sub>は8V程度に設定される。従って、電圧変換回路の初段に設けられたインバータAのスレッシュホールド電圧を3~4V付近に設定することで初段のインバータAはロジック回路の振幅が5Vで十分反転可能になる。

【0007】図9は一般的な従来のインバータのレイアウト図である。ここでPMOS TrとNMOS Trのゲート幅(W)の比は通常2:1になっている。これはPMOSとNMOSでは同一サイズのWの場合そのON抵抗がPMOSの方が2倍になるために両者のON抵抗を等しくするためにはサイズ比を2:1にする必要があることによるものである。ON抵抗を等しくすることでインバータのスレッシュホールド電圧は電源電圧(V<sub>dd</sub>)の1/2になり、これは電源側およびGND側からのノイズの影響を等しく回避するために一般的に用いられる手段である。

【0008】

【発明が解決しようとする課題】しかしながら、ヒータ駆動回路や外部信号処理回路の高速化や設計ルールの微細化等によりロジック回路の電源電圧V<sub>dd</sub>は低電圧化の方向にあり、現状の5Vから3.3Vへの転換が急速に進むことが予想される。

【0009】このとき、図8に示すように、電圧変換回路の初段のインバータのスレッシュホールド電圧を現状のまま3~4V付近に設定しておくとし、3.3Vのロジック信号電圧では十分反転することができない、あるいは反転電圧まで到達しないことが考えられる。このように初段のインバータを十分に反転できない場合には次段のインバータへのドライブ能力が低下すると共に、スイッチングスピードが低下する可能性がある。

【0010】そして、上記現象により、ヒータ駆動信号のパルス幅が変化してしまい正常なヒータ駆動ができなくなる可能性があり、また、反転可能電圧まで到達しない場合には次段へのロジック信号の伝達が行なわれないといった現象が発生してヒータ駆動自体が行なえなくなる可能性がある。

【0011】更に、図9に示すように、従来のインバータを構成するPMOSトランジスタとNMOSトランジスタのゲート幅W<sub>1</sub>、W<sub>2</sub>の比を2:1に設定すると、そのインバータのスレッシュホールド電圧は1/2V<sub>dd</sub>となるため、電圧変換回路の電源電圧V<sub>HT</sub>を8Vに設定した場合には、初段のインバータのスレッシュホールド電圧が4Vになって次段への信号が伝達されないといった不都合がある。

【0012】本発明は上述の課題に鑑みてなされ、その目的は、ロジック信号電圧が3.3V以下になった場合でも、電圧変換回路の初段のインバータのスレッシュホールド電圧を十分反転できる記録ヘッド用基板、記録ヘッド並びに記録装置を提供することである。さらには、最近の記録ヘッドおよび記録ヘッドを用いた記録装置(プリンタ)においてはヒータ駆動回路やCPUなどの外部信号処理回路の高速化や設計ルールの微細化等によりロジック信号電圧は低電圧化する方向にあり、現状の5Vから3.3V化への転換が急速に進んでいる。

【0013】さらにCPUの低電圧化はその製造プロセスの微細化度の進行とともに進むことになり、例えば0.5μmルールのプロセスを用いた場合の電源電圧は2.0V程度、0.15~0.18μmルールのプロセスを用いた場合の電源電圧は1.5Vあるいはそれ以下になることが予想される。このとき外部処理回路の信号電圧とヘッド内部のロジック信号電圧を等しくしておくことは共通化の観点から装置全体のコストダウンにとって重要であり、このことからヘッド内部のロジック信号電圧も今後3.3V→2.0V→1.5V→それ以下と低電圧化が進んでいくことになる。これに伴い特にロジック信号とドライバトランジスタの駆動信号とのインターフェース部分では低電圧化に伴い誤動作が発生する可能性があるため低電圧に対応する手段を講じることや弊害を除去するための手段をとる必要があることは記録ヘッドの開発において重要かつ固有の課題である。

【0014】

【課題を解決するための手段】上述の課題を解決し、目的を達成するために、本発明の記録ヘッド用基板は、記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッド用基板において、前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定した。

【0015】本発明の記録ヘッドは、記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆

動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッドにおいて、前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定した。

【0016】本発明の記録装置は、記録剤を吐出させる記録素子と、転送元からロジック信号を受け取るロジック回路と、当該ロジック信号により当該記録素子を駆動するトランジスタと、当該トランジスタのゲート電極間に配設されてロジック信号の電圧を変換する複数段のインバータを有する電圧変換回路と、を備える記録ヘッドを搭載し、当該記録ヘッドにロジック信号を転送しつつ画像データを記録媒体に記録する記録装置において、前記電圧変換回路の初段に設けられたインバータのスレッシュホールド電圧が他のインバータのスレッシュホールド電圧よりも低く、前記ロジック回路の電源電圧以下で反転可能な電圧に設定した。

【0017】

【発明の実施の形態】以下に、本発明の記録装置をインクジェットプリンタに適用した実施形態について添付図面を参照して詳細に説明する。

〔記録装置の概略構成〕図1は、本発明の代表的な実施の形態であるインクジェットプリンタIJRAの構成の概要を示す外観斜視図である。図1において、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5011、5009を介して回転するリードスクリュー5005の螺旋溝5004に対して係合するキャリッジHCはピン（不図示）を有し、矢印a、b方向に往復移動される。このキャリッジHCには、インクジェットカートリッジIJCが搭載されている。5002は紙押え板であり、キャリッジの移動方向に互って紙をプラテン5000に対して押圧する。5007、5008はフォトカプラで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知手段である。5016は記録ヘッドの前面をキャップするキャップ部材5022を支持する部材で、5015はこのキャップ内を吸引する吸引手段で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。又、5012は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達手段で移動制御される。

【0018】これらのキャッピング、クリーニング、吸

引回復は、キャリッジがホームポジション側の領域に来た時にリードスクリュー5005の作用によってそれらの対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の作動を行うようにすれば、本例にはいずれも適用できる。

【0019】次に、上述した装置の記録制御を実行するための制御構成について説明する。図2はインクジェットプリンタIJRAの制御回路の構成を示すブロック図である。制御回路を示す同図において、1700は記録信号を入力するインタフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するプログラムROM、1703は各種データ（上記記録信号やヘッドに供給される記録データ等）を保存しておくダイナミック型のRAMである。1704は記録ヘッド1708に対する記録データの供給制御を行うゲートアレイであり、インタフェース1700、MPU1701、RAM1703間のデータ転送制御も行う。1710は記録ヘッド1708を搬送するためのキャリアモータ、1709は記録紙搬送のための搬送モータである。1705はヘッドを駆動するヘッドドライバ、1706、1707はそれぞれ搬送モータ1709、キャリアモータ1710を駆動するためのモータドライバである。

【0020】上記制御構成の動作を説明すると、インタフェース1700に記録信号が入るとゲートアレイ1704とMPU1701との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、ヘッドドライバ1705に送られた記録データに従って記録ヘッドが駆動され、印字が行われる。

〔記録ヘッドの駆動回路構成〕図3(a)は、第1実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示し、電圧変換回路の初段インバータを構成するNMOS1とPMOS2、3の幅比を、スレッシュホールド電圧がロジック回路の電源電圧V<sub>dd</sub>(3.3V)以下或いは十分反転可能な電圧になるように設定している。

【0021】より詳細には、図3(b)に示すように、初段インバータのスレッシュホールド電圧が電圧変換回路の電源電圧V<sub>HT</sub>(8V)の1/2以下で、且つロジック回路の電源電圧V<sub>dd</sub>以下で反転可能な電圧になるように設定されている。具体的には、NMOS1のゲート幅WをPMOS2、3のゲート幅よりも大きくして（ゲート長：Lは同一サイズ）NMOS1のON抵抗を下げることで初段インバータのスレッシュホールド電圧を変換電圧の1/2以下にすることができる。例えば、図3においてPMOS2、3のゲートサイズW/Lを6 $\mu$ m/3 $\mu$ mとし、NMOS1のゲートサイズW/Lを10 $\mu$ m/3 $\mu$ mとすることでスレッシュホールド電圧を1.6V～1.8V程度に設定することができる。これにより、初段インバータは電圧V<sub>dd</sub>が3.3Vで十分反転可能と

なる。

【0022】尚、ここではゲート幅 $W$ を変化させることでON抵抗を変化させる方法を述べたがゲート長 $L$ を変化させることやゲートサイズ $W/L$ の比を変化させることで、ON抵抗の比を変化させることでも同様の効果が得られる。

【0023】図4は、第2実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示し、電圧変換回路の初段インバータを構成するNMOS1と負荷抵抗4の抵抗比を、スレッシュホールド電圧がロジック回路の電源電圧 $V_{dd}$  (3.3V) 以下或いは十分反転可能な電圧になるように設定している。詳細には、図3(b)に示すような、初段インバータのスレッシュホールド電圧が電圧変換回路の電源電圧 $V_{HT}$  (8V) の $1/2$ 以下で、且つロジック回路の電源電圧 $V_{dd}$  以下で反転可能な電圧になるように設定されている。具体的には、NMOS1のON抵抗を負荷抵抗4の抵抗値に対して小さい値に設定することで初段インバータのスレッシュホールド電圧を変換電圧の $1/2$ 以下にすることができる。例えば、図4において負荷抵抗4の抵抗値を $20\text{ k}\Omega$ とした場合、NMOS1のゲートサイズ $W/L$ を $28\mu\text{m}/3.5\mu\text{m}$ とすることでスレッシュホールド電圧を $1.6\text{ V}\sim 1.8\text{ V}$ 程度に設定することができる。これにより、初段インバータは電圧 $V_{dd}$  が $3.3\text{ V}$ で十分反転可能となる。

【0024】尚、ここではNMOS1のゲートサイズ $W/L$ を変化させることでON抵抗を変化させる方法を述べたがゲート長 $L$ のみやゲート幅 $W$ のみを変化させることや負荷抵抗4の抵抗値を大きくすることで同様の効果が得られる。

【0025】図5は、第3実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示し、電圧変換回路の初段インバータを構成するNMOS1と負荷となるデプレション型NMOS5の幅比を、スレッシュホールド電圧がロジック回路の電源電圧 $V_{dd}$  (3.3V) 以下或いは十分反転可能な電圧になるように設定している。詳細には、図3(b)に示すような、初段インバータのスレッシュホールド電圧が電圧変換回路の電源電圧 $V_{HT}$  (8V) の $1/2$ 以下で、且つロジック回路の電源電圧 $V_{dd}$  以下で反転可能な電圧になるように設定されている。具体的には、NMOS1のゲート幅 $W$ をデプレション型NMOS5のゲート幅よりも大きくして(ゲート長 $L$ は同一サイズ) NMOS1のON抵抗を下げることで初段インバータのスレッシュホールド電圧を変換電圧の $1/2$ 以下にすることができる。例えば、図5において、デプレション型NMOS5のゲートサイズ $W/L$ を $8\mu\text{m}/3\mu\text{m}$ とし、NMOS1のゲートサイズ $W/L$ を $12\mu\text{m}/3\mu\text{m}$ とすることでスレッシュホールド電圧を $1.6\text{ V}\sim 1.8\text{ V}$ 程度に設定することができる。これにより初段インバータは電圧 $V_{dd}$  が $3.3\text{ V}$ で十分反転可能となる。

【0026】尚、ここではゲート幅 $W$ を変化させることでON抵抗を変化させる方法を述べたがゲート長 $L$ を変化させることやゲートサイズ $W/L$ の比を変化させることで、ON抵抗の比を変化させることでも同様の効果が得られる。

【0027】更には、上記実施形態以外にも初段インバータを構成する素子の組合せによりその合成抵抗を調整することでスレッシュホールド電圧をロジック電源電圧 $V_{dd}$  以下あるいは十分反転可能な電圧に設定することが可能である。

【0028】尚、以上の実施形態において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに収容される液体はインクであるとして説明したが、その収容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに収容されていても良い。

【0029】以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段(例えば電気熱変換体やレーザ光等)を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0030】その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体(インク)が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して核沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1で対応した液体(インク)内の気泡を形成できるので有効である。この気泡の成長、収縮により吐出用開口を介して液体(インク)を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状をすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体(インク)の吐出が達成でき、より好ましい。

【0031】このパルス形状の駆動信号としては、米国特許第4463359号明細書、同第4345262号明細書に記載されているようなものが適している。なお、上記熱作用面の温度上昇率に関する発明の米国特許第4313124号明細書に記載されている条件を採用すると、さらに優れた記録を行うことができる。

【0032】記録ヘッドの構成としては、上述の各明細書に開示されているような吐出口、液路、電気熱変換体

の組み合わせ構成（直線状液流路または直角液流路）の他に熱作用面が屈曲する領域に配置されている構成を開示する米国特許第4558333号明細書、米国特許第4459600号明細書を用いた構成も本発明に含まれるものである。加えて、複数の電気熱変換体に対して、共通するスロットを電気熱変換体の吐出部とする構成を開示する特開昭59-123670号公報や熱エネルギーの圧力波を吸収する開口を吐出部に対応させる構成を開示する特開昭59-138461号公報に基づいた構成としてもよい。

【0033】さらに、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘッドとしては、上述した明細書に開示されているような複数記録ヘッドの組み合わせによってその長さを満たす構成や、一体的に形成された1個の記録ヘッドとしての構成のいずれでもよい。

【0034】加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電気的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0035】また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱変換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

【0036】さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけでなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでもよいが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることもできる。

【0037】以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30℃以上70℃以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0038】加えて、積極的に熱エネルギーによる昇温をインクの固形状態から液体状態への状態変化のエネルギーとして使用せしめることで積極的に防止するため、またはインクの蒸発を防止するため、放置状態で固化し

加熱によって液化するインクを用いても良い。いずれにしても熱エネルギーの記録信号に応じた付与によってインクが液化し、液状インクが吐出されるものや、記録媒体に到達する時点では既に固化し始めるもの等のような、熱エネルギーの付与によって初めて液化する性質のインクを使用する場合も本発明は適用可能である。このような場合インクは、特開昭54-56847号公報あるいは特開昭60-71260号公報に記載されるような、多孔質シート凹部または貫通孔に液状または固形物として保持された状態で、電気熱変換体に対して対向するような形態としてもよい。本発明においては、上述した各インクに対して最も有効なものは、上述した膜沸騰方式を実行するものである。

【0039】さらに加えて、本発明に係る記録装置の形態としては、コンピュータ等の情報処理機器の画像出力端末として一体または別体に設けられるもの、他、リーダ等と組み合わせた複写装置、さらには送受信機能を有するファクシミリ装置の形態を取るものであっても良い。

【0040】また、本発明は、複数の機器（例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0041】

【発明の効果】以上説明したように、本発明によれば、ロジック信号電圧が3.3V以下になった場合でも、電圧変換回路の初段インバータのスレッシュホールド電圧を十分反転可能なレベルに設定でき、スイッチングスピードの低下を招くことなく次段への信号伝達を円滑に行なうことができる。

【図面の簡単な説明】

【図1】本発明の代表的な実施の形態であるインクジェットプリンタIJRAの構成の概要を示す外観斜視図である。

【図2】インクジェットプリンタIJRAの制御回路の構成を示すブロック図である。

【図3】第1実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示す図である。

【図4】第2実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示す図である。

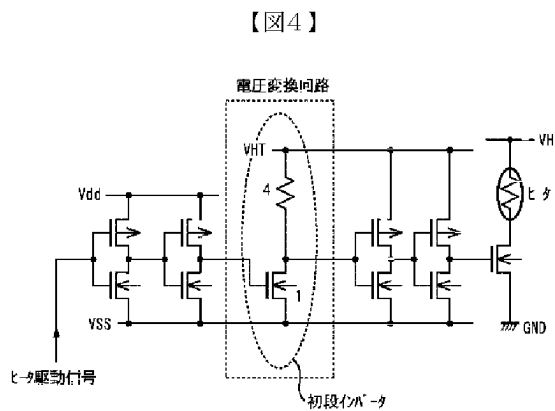
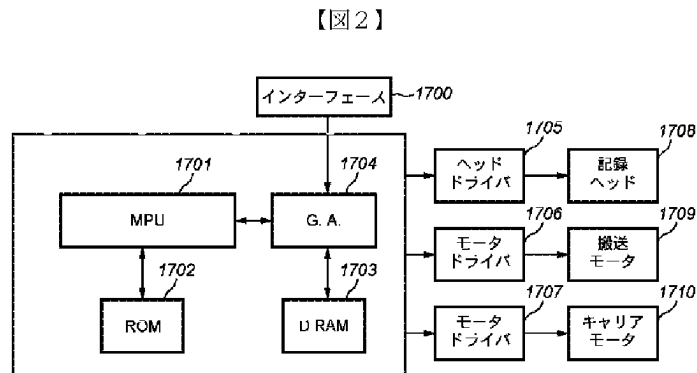
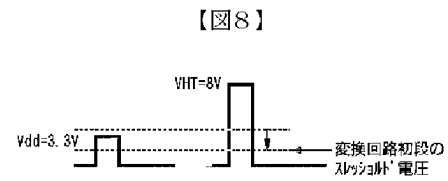
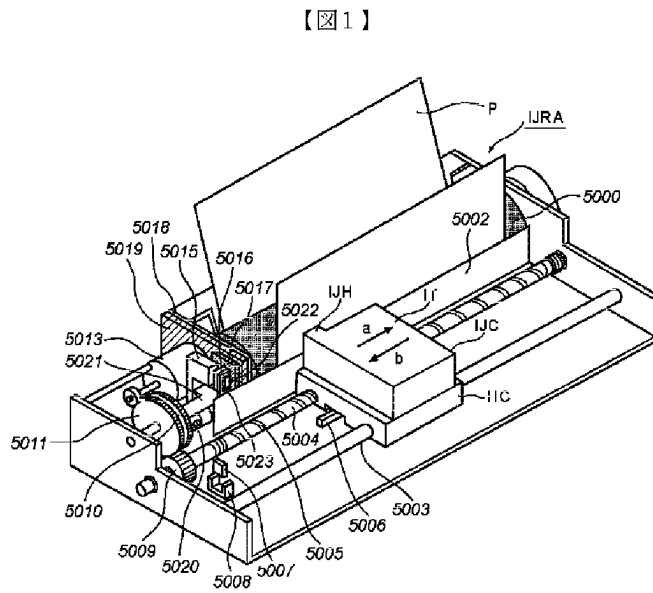
【図5】第3実施形態の記録ヘッドの電気熱変換素子とその駆動回路の構成を示す図である。

【図6】従来の記録ヘッド用基板上のヒータ及びヒータ駆動回路のレイアウト例を示す図である。

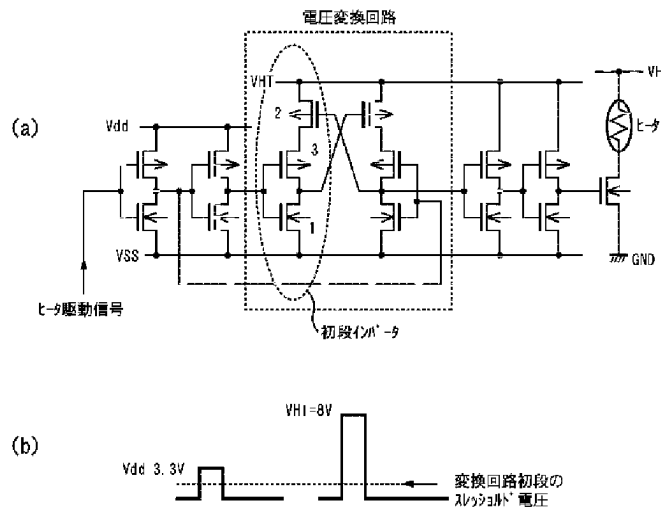
【図7】ヒータ及びドライバトランジスタがアレイ状に配置されている部分の1セグメントに対する具体的な等価回路を例示する図である。

【図8】本実施形態の電圧変換回路によるスレッシュホールド電圧の出力状態を説明する図である。

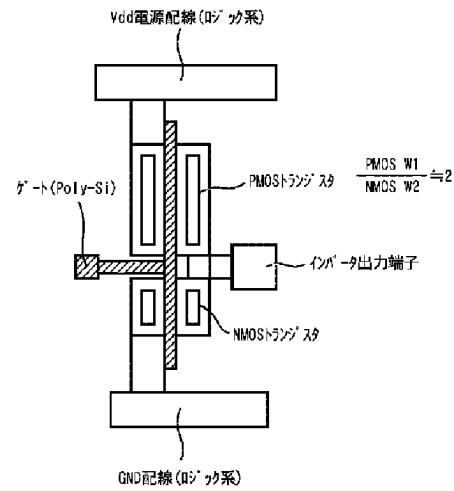
【図9】電圧変換回路のPMOS及びNMOSTランジスタの構成例を示す図である。



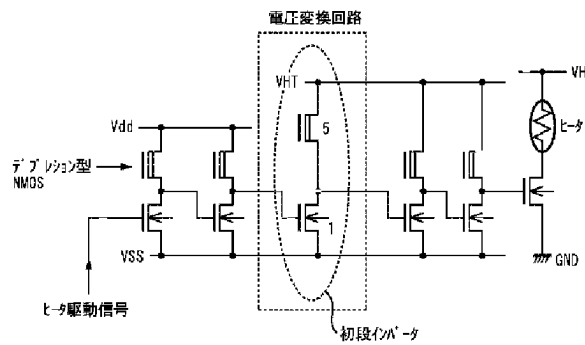
【図3】



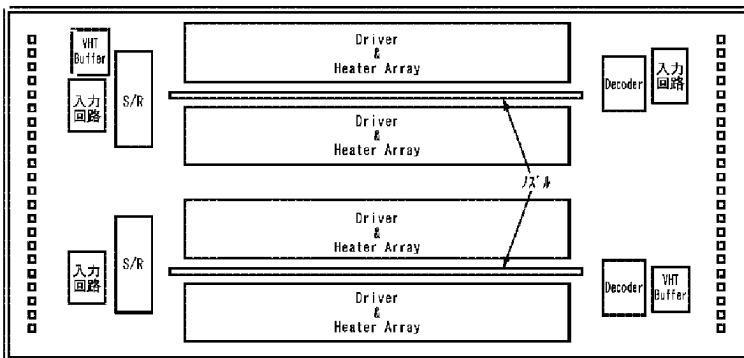
【図9】



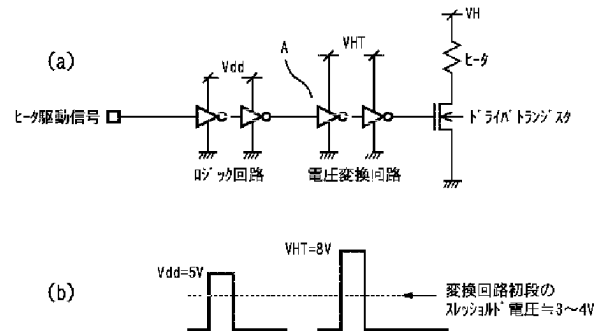
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 今仲 良行

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

Fターム(参考) 2C056 FA03 FA10 HA01

5J056 AA32 BB18 CC00 CC21 DD13

DD28 DD29 EE11 FF08 GG06

HH01 HH02 KK01